

JfP 3222



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 Offenlegungsschrift
10 DE 196 29 868 A 1

51 Int. Cl.⁸:
H 04 L 12/40
G 08 C 15/08
G 05 B 19/05
G 08 F 13/38

21 Aktenzeichen: 196 29 868.7
22 Anmeldetag: 24. 7. 96
43 Offenlegungstag: 5. 2. 98

DE 196 29 868 A 1

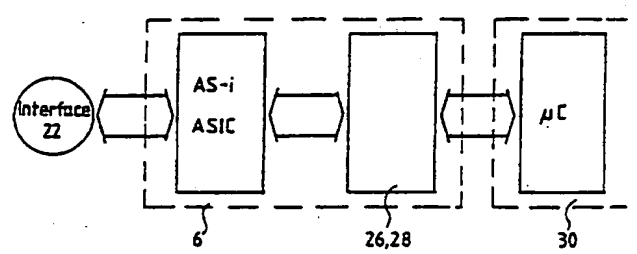
71 Anmelder:
Klöckner-Moeller GmbH, 53115 Bonn, DE

72 Erfinder:
Skupin, Johann, 53840 Troisdorf, DE; Bauerfeind,
Dieter, 53177 Bonn, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren zur Übertragung binärer Daten und Schnittstellenbausteine zur Durchführung des Verfahrens

57 Die Erfindung betrifft ein Verfahren zur Übertragung binärer Daten in einem Schnittstellensystem wie AS-i oder dergleichen, das wenigstens aus einem Übertragungssystem (2), einem Slavebaustein (6) und einem Masterbaustein (4) besteht. Das Übertragungssystem (2) besteht seinerseits aus einer Zweidrahtleitung (8), die dem Datenaustausch zwischen dem Masterbaustein (4) und den einzelnen Slavebausteinen (6) sowie gegebenenfalls der Energieversorgung der Slavebausteine (6) dient. Jeder Slavebaustein (6) gewährleistet die hardwaremäßige Ankopplung von Aktuatoren/Sensoren (18), während der Masterbaustein (4) die Verbindung zu einer übergeordneten Steuerung (14) wie PC oder SPS oder dergleichen darstellt und über das Übertragungssystem (2) mit Hilfe von verschiedenen Aufrufen des Masterbausteins (4) in einzelnen Kommunikationszyklen den gesamten Datenaustausch zwischen dem Masterbaustein (4) und den einzelnen Slavebausteinen (6) steuert. Ein Aufruf des Masterbausteins (4) ist als Parameterruf definiert und veranlaßt die Übergabe eines vierstelligen Bitmusters von dem Masterbaustein (4) an einen der Slavebausteine (6). Das Verfahren ist durch folgende Verfahrensschritte gekennzeichnet:
a) durch das vierstellige Bitmuster wird eine Adresse eines zugeordneten Speicherbereichs einer Speichereinheit (28) angesprochen.
b) mit dem Speicherinhalt des Speicherbereichs der angesprochenen Speicheradresse findet ein Datenaustausch zwischen Master- und Slavebaustein (4, 6) statt.



DE 196 29 868 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Beschreibung

Die vorliegende Erfindung betrifft ein Verfahren zur Übertragung binärer Daten in einem Datenübertragungssystem wie AS-i (Aktuator-Sensor-Interface oder AS-Interface) oder dergleichen nach dem Oberbegriff des Anspruchs 1, sowie eine Schaltungsanordnung für einen Slavebaustein zur Durchführung dieses Verfahrens, gemäß dem Oberbegriff des Anspruchs 3.

Es ist bereits ein Verfahren zur Kommunikation mit standardisierten AS-i-Komponenten bekannt. Diese Komponenten und das Verfahren zur Kommunikation der einzelnen Komponenten untereinander wird in dem Buch "AS-i Das Aktuator-Sensor-Interface", 1994 im Carl Hanser Verlag München Wien erschienen, ausführlich beschrieben. Das AS-i-System besteht im wesentlichen aus drei einzelnen Hardwarekomponenten, die über drei Interfaces untereinander und mit ihrer Peripherie verbunden sind. Bei den drei Hardwarekomponenten handelt es sich um ein Übertragungssystem, einen Masterbaustein, sowie bis zu einunddreißig Slavebausteine. Dabei besteht das Übertragungssystem aus einer Zweidraht- AS-i-Leitung, die einerseits der Datenkommunikation zwischen dem Masterbaustein und den einzelnen Slavebausteinen, sowie gegebenenfalls der AS-i-Energieversorgung dient. Jeder Slavebaustein stellt über ein Interface, die Aktuator/Sensorseite, die Verbindung zum Sensor oder Aktuator her. Der Masterbaustein stellt über ein weiteres Interface, die Steuerungsseite, die Verbindung zu einem übergeordneten System (Hostsystem), wie SPS oder PC, dar und steuert somit über das Übertragungssystem den gesamten Datenverkehr. Das Übertragungssystem legt alle für die Daten- und Energieübertragung notwendigen Bedingungen fest. Ferner werden sämtliche für die Daten- und Parameterübertragung, Adressierung und Identifikation bzw. Statusabfrage notwendigen Informationen vereinbart. Bei dem bekannten Stand der Technik ist es jedoch von Nachteil, daß eine lediglich auf 4 Bit pro Richtung begrenzte Datenmenge zwischen Master- und Slavebaustein ausgetauscht werden kann. Dies stellt insbesondere für Slavebausteine für Leistungsschalter, Motorschutzrelais oder dergleichen eine nur unzureichende Datenmenge für den Informationsaustausch dar.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein Verfahren anzugeben, mit dessen Hilfe bei zeitlich unkritischen Vorgängen wesentlich größere Datenmengen zwischen Master- und Slavebausteinen austauschbar sind. Ferner soll zur Durchführung dieses Verfahrens eine Schaltungsanordnung für einen derartigen Slavebaustein angegeben werden.

Erfindungsgemäß wird diese Aufgabe durch ein Verfahren zur Übertragung binärer Daten gemäß dem kennzeichnenden Teil des Anspruchs 1, sowie eine Schaltungsanordnung für einen Slavebaustein zur Durchführung dieses Verfahrens gemäß dem kennzeichnenden Teil des Anspruchs 3 gelöst.

Mittels der durch die Erfindung geschaffenen Vergrößerung der übertragbaren Datenmengen zwischen Master- und Slavebausteinen ist es vorteilhafterweise möglich, bevorstehende Auslösungen bzw. Schaltungen von Slavebausteinen, beziehungsweise deren nachgeschalteten Sensoren/Aktuatoren, wie Überstromgeräten und dergleichen zu erkennen und diesen Schaltvorgängen gegebenenfalls entgegenzuwirken. Mit Vorteil können so teure Stillstandszeiten von automatisierten Prozessen vermieden werden. Mit Hilfe des erfindungsgemäßen Verfahrens wird durch einen Masteraufruf vom

Masterbaustein ein vierstelliges Bitmuster an einen Slavebaustein übertragen und dieses Bitmuster vom angesprochenen Slavebaustein als Speicheradresse eines zugeordneten Speicherbereichs einer zusätzlichen Speichereinheit interpretiert. An Hand dieser Adresse können bis zu sechzehn verschiedene Speicheradressen mit einer Bitlänge von insbesondere 8 Bit angesprochen werden. Jede der Speicheradressen ist vorzugsweise in 2·4 Bit (2 mal 4 Bit) aufgeteilt, wobei die einen 4 Bit der Speicherung der vom Master an den Slave zu sendenden Daten und die anderen 4 Bit der Speicherung der vom Slave an den Master zu senden den Daten dient. Das erfindungsgemäße Verfahren findet insbesondere beim Aktuator- Sensor-Interface seine Anwendung. Zur Durchführung des erfindungsgemäßen Verfahrens findet ein Slavebaustein mit einer erfindungsgemäßen Schaltungsanordnung seine Anwendung, die neben dem bekannten AS-i-Slave zusätzlich noch eine Rechen- und Speichereinheit aufweist.

Weitere Vorteile der Erfindung sind in den Unteransprüchen und der nachfolgenden Figurenbeschreibung enthalten. Es zeigen:

Fig. 1 die schematische Darstellung des AS-i (Stand der Technik),

Fig. 2 eine mögliche Ausführungsform der erfindungsgemäßen Schaltungsanordnung mit integrierter Rechen- und Speichereinheit,

Fig. 3 die schematische Darstellung des erfindungsgemäßen Verfahrens zum Austausch binärer Daten, und

Fig. 4 eine mögliche Ausführungsform der Speichereinheit der erfindungsgemäßen Schaltungsanordnung in schematischer Darstellung des Speicherbereichs.

Die Fig. 1 zeigt eine schematische Darstellung, des aus dem Stand der Technik bekannten AS-i. Im wesentlichen besteht das AS-i aus den Hardwarekomponenten: Übertragungssystem 2, Masterbaustein 4 und Slavebausteinen 6.

Das Übertragungssystem 2 seinerseits besteht aus einer Zweidrahtleitung 8 insbesondere einer speziellen Zweidraht- AS-i-Leitung, einer Energieversorgung 10 und einer Datenentkopplung 12. Der Masterbaustein 4 bildet die Schnittstelle zwischen dem Übertragungssystem 2 und einer übergeordneten Steuerung 14, wie SPS oder PC oder dergleichen, wobei alle Ein- und Ausgangssignale der Slavebausteine 6 auf jeweils 4 Bit parallel abgebildet werden.

Der Slavebaustein 6 bildet seinerseits die Schnittstelle zwischen Aktuator/Sensor 16 und dem Übertragungssystem 2, wobei die einzelnen Aktuatoren/Sensoren 16 und der Slavebaustein 6 in einer Baueinheit integriert sein können oder die Aktuatoren/Sensoren 16 über eine zusätzliche Modulschaltung 18 mit dem jeweiligen Slavebaustein 6 verbunden werden können. Wie aus der Fig. 1 zu erkennen, sind die einzelnen Hardwarekomponenten über verschiedene Interfaces 20, 22, 24 miteinander verbunden.

Für die detaillierte Beschreibung des AS-i wird an dieser Stelle auf den in der Beschreibungseinleitung angegebenen Stand der Technik verwiesen.

Für das Verständnis der Erfindung ist lediglich noch eine kurze Erläuterung der Kommunikationsweise der AS-i-Komponenten untereinander notwendig.

Im Betriebszustand der AS-i-Anlage werden nach Anlegen der Betriebsspannung bis zum eigentlichen Datenaustausch verschiedene Phasen durchlaufen. In einer ersten Phase wird der Masterbaustein 4 initialisiert, indem der Grundzustand der Datenfelder, Listen und der Fehlermeldungen eingestellt wird. Anschließend wer-

den alle Slavebausteine 6 zurückgesetzt. Dann erfolgt eine Überprüfung der AS-i-Betriebsspannung. In einer anschließenden Erkennungsphase werden vom Masterbaustein 4 die E/A-Konfiguration und der ID-Code aller am Übertragungssystem 2 angeschlossenen Slavebausteine 6 ausgelesen. In einer weiteren Phase werden die einzelnen Slavebausteine 6 durch Übertragung der einzelnen Parametersätze aktiviert. Nach Aktivierung der Slavebausteine 6 geht das System in den Normalbetrieb über und die Daten werden zyklisch mit dem Masterbaustein 4 ausgetauscht. Für den Datenaustausch untereinander kommunizieren die einzelnen AS-i-Komponenten über lediglich neun unterschiedliche Nachrichtentypen miteinander, wobei zwei zur Daten- und Parameterübertragung, zwei zur Einstellung beziehungsweise Änderung der Adresse der Slavebausteine 6 und fünf zur Identifikation eines Slavebausteins 6 sowie zu seiner Statusabfrage dienen. Im Normalbetrieb findet der Datenaustausch mit den Sensoren/Aktuatoren 16 am AS-i statt, wobei ein AS-i-Zyklus (Kommunikationszyklus) aus Datenaustausch-, Management- und Aufnahmephase besteht. Der Masterbaustein 4 spricht in der Datenaustauschphase nacheinander alle aktivierten Slavebausteine 6 mit einem Datenaufbau an. So werden die Zustände aus dem Ausgangsdatenabbild zum Slavebaustein 6 übertragen und die Eingangssignale, die in der Slaveantwort enthalten sind, im Eingangsdatenbild abgelegt. In der Managementphase werden azyklische AS-i-Telegramme übertragen, das heißt pro Managementphase kann genau ein Masteraufbau durchgeführt werden, mit dem die für die Ausführung der Funktionen wie Parameter setzen, Betriebsadresse ändern oder dergleichen zum Teil über mehrere AS-i-Zyklen verteilt übertragen werden. Abschließend wird in jedem AS-i-Zyklus die Aufnahmephase bearbeitet, in der am Ende eines jeden Zyklus nach neu hinzugekommenen Teilnehmern (Slavebausteinen 6) gesucht wird.

Bislang ist es lediglich möglich pro Slavebaustein 6 eine Datenmenge von 4 Bit pro Richtung zu übertragen. Hierfür wird in der Datenaustauschphase über einen als Datenaufbau definierten Masteraufbau, ein 4 Bit umfassender Datenteil für die Datenausgänge des angesprochenen Slavebausteins 6 übertragen und anschließend dessen Eingabedaten eingelesen und in der Slaveantwort zurück gesendet. Hierbei können insgesamt lediglich 4 Bit große Informationen zwischen Master- und Slavebaustein 4, 6 ausgetauscht werden.

Ein weiterer Masteraufbau, ist der in der Managementphase durchzuführende Parameteraufbau. Hierbei werden den einzelnen parametrierbaren Slavebausteinen 6 4 Bit große Parameterdaten übermittelt, mit deren Hilfe beispielsweise bestimmte Funktionen innerhalb der Slavebausteine 6 ferngesteuert werden können, so daß Zeitfunktionen aktiviert oder der Schaltabstand eines Sensors umgeschaltet werden kann.

Das erfindungsgemäße Verfahren sieht vor, insbesondere diesen Parameteraufbau noch anderweitig zu verwenden. Hierbei werden erfindungsgemäß an vorzugsweise nicht-parametrierbare Slavebausteine 6, welche jedoch erfindungsgemäß zusätzlich mit mindestens einer logischen Recheneinheit 26 und einer Speichereinheit 28 ausgestattet sind, die vierstelligen Parameterdaten übermittelt und — anstatt als Parameter — als Adresse für einen zugeordneten Speicherbereich der Speichereinheit 28 aufgefaßt beziehungsweise ausgewertet. Auf diese Weise ist es erfindungsgemäß möglich, die austauschbaren Datenmengen zwischen Master- und Slavebausteinen 4, 6 bis auf das sechzehnfache zu

vergrößern.

Die Fig. 2 zeigt eine mögliche Ausführungsform der erfindungsgemäßen Schaltungsanordnung zur Durchführung des erfindungsgemäßen Verfahrens in schematischer Darstellung. Dabei ist es sowohl denkbar, den insbesondere als ASIC ausgeführten AS-i-Slave mit der Rechen- und Speichereinheit 26, 28 in einer gemeinsamen integrierten Schaltung auszubilden, oder aber die Rechen- und Speichereinheit 26, 28 als separate Erweiterungseinheit auszubilden. Wie in der Fig. 2 veranschaulicht, kann ein mit der erfindungsgemäßen Schaltungsanordnung ausgestatteter Slavebaustein 6 unter Anwendung des erfindungsgemäßen Verfahrens beispielsweise mit einer entsprechenden elektronischen Auslöseeinheit 30 eines Leistungsschalters oder dergleichen derart kommunizieren, daß schon frühzeitig unbeabsichtigte Stromänderungen erkannt und somit diesen rechtzeitig entgegengewirkt werden kann.

Die Fig. 3 zeigt die schematische Darstellung des erfindungsgemäßen Verfahrens zur Übertragung binärer Daten am Beispiel eines 4-Bit-Übertragungsprotokolls.

Für das Verfahren, wird vorzugsweise der in der Managementphase durchgeführte Parameteraufbau zweckentfremdet, indem anstelle von Parametern eine Adresse zum jeweiligen Slavebaustein 6 übertragen wird. Dieser Adresse ist erfindungsgemäß ein Speicherplatz der Speichereinheit 28 zugeordnet. So werden beispielsweise in einem ersten Kommunikationszyklus alle einunddreißig möglichen beziehungsweise alle projektierten Slavebausteine 6 in der Datenaustauschphase vom Masterbaustein 4 angesprochen, Daten ausgetauscht und in der anschließenden Managementphase desselben Zyklus über den Parameteraufbau dem adressierten Slavebaustein 6 eine Speicherplatzadresse übermittelt. Die Slaveelektronik bestätigt den Parameterempfang, indem sie ein Bitmuster der erhaltenen Parameter (Adresse) an den Masterbaustein 4 zurücksendet. In der Slaveelektronik werden die Parameter als Speicherplatzadresse eines vorzugsweise 16·4-Bit-Output- und 16·4-Bit-Inputspeicherbereichs interpretiert. Anschließend kann der Masterbaustein 4 in einem zweiten Kommunikationszyklus 4 Bit Ausgangsdaten für die zuletzt angegebene Adresse in den Outputbereich der Speichereinheit 28 übertragen und 4 Bit Eingangsdaten vom Inputbereich derselben Adresse der Speichereinheit 28 lesen. In diesem zweiten Kommunikationszyklus kann der Masterbaustein 4, während der anschließenden Managementphase eine nächste Adresse über den Parameteraufbau senden.

In dem Falle, daß dreißig nicht nach dem erfindungsgemäßen Verfahren speicheradressierbare Slavebausteine 6 und ein nach dem beschriebenen Verfahren speicheradressierbarer Slavebaustein 6 verwendet werden und der 2·16·4 Bit große Speicherbereich des adressierbaren Slavebausteins 6 soweit wie möglich ausgeschöpft wird, beträgt die maximale Übertragungszeit für die 2·16·4 Bit (z. B. 8 Byte Input und 8 Byte Output) 80 ms. Diese 80 ms setzen sich wie folgt zusammen: Im ersten Kommunikationszyklus findet der Austausch der Daten zwischen Master- und Slavebaustein 4, 6 unter der in der Initialisierungsphase eingestellten Adresse (Parameter) statt. Normalerweise ist das die Adresse Null. In der anschließenden Managementphase des ersten Zyklus kann gegebenenfalls die Adresse für den Datenaustausch im nächsten Zyklus übergeben werden, so daß für den Datenaustausch von "n" Speicherplätzen der Speichereinheit 28 des Slavebausteins 6 "n" Kommunikationszyklen notwendig sind.

Die maximale Zeit für den Durchlauf eines Kommunikationszyklus beträgt ungefähr 5 ms. Da für 8 Byte Output- und 8 Byte Inputdaten und einer Übertragungslänge von jeweils 4 Bit Inputdaten und 4 Bit Outputdaten pro Zyklus, sechzehn verschiedene Adressen übertragen werden müssen, sind für diesen beispielhaften Anwendungsfall sechzehn Kommunikationszyklen mit je 5 ms notwendig.

Die Fig. 4 zeigt eine mögliche Ausführungsform der Speichereinheit 28 in schematischer Darstellung des Speicherbereichs mit einem 16·8 Bit (2·16·4 Bit) großen Speicherbereich, wobei alle sechzehn 8 Bit langen Speicherplätze derart aufgeteilt sind, daß beispielsweise dem Inputbereich jeweils die vier niederwertigen oder die vier höchstwertigen Bit eines jeden Speicherplatzes zugeordnet sind. Dem Outputbereich sind dann jeweils umgekehrt die vier anderwertigen Bit zugeordnet.

Die Bitlänge der bis zu sechzehn verschiedenen Speicheradressen ist im Prinzip nicht begrenzt, so daß auch Speichereinheiten 28 mit einer Bitlänge von sechzehn oder mehr Bit möglich sind. So ist beispielsweise ebenfalls der Austausch von Daten zwischen Master- und Slavebaustein 4, 6 unter Verwendung eines Übertragungsprotokolls zur Übertragung von 16 Bit langen Datensätzen vorgesehen. Bei der Verwendung eines derartigen Übertragungsprotokolls werden die Daten (hier bis zu sechzehn) einer Speicheradresse in einer festen Anzahl von Kommunikationszyklen (hier beispielsweise neun Zyklen) übertragen. Dabei werden vorzugsweise sechs Zyklen zur reinen Datenübertragung verwendet, wobei pro Zyklus 3 Bit für die Daten und 1 Bit als Kontrollbit vorgesehen sind und die anderen drei Zyklen der allgemeinen Organisation und Kontrolle (Paritätsprüfung, Richtung der Datenübertragung, Start und Ende der Datenübertragung, ...) von Master- und Slavebaustein 4, 6 dienen. Erfindungsgemäß ist bei der Verwendung verschiedener Übertragungsprotokolle in Abhängigkeit von der Anzahl der zu verwendenden Protokolle eine entsprechende Anzahl von Speicherplatzadressen für das Umschalten zwischen den verschiedenen Übertragungsprotokollen vorgesehen. Durch das Ansprechen einer bestimmten Speicherplatzadresse findet der Datenaustausch dann entsprechend nach einem bestimmten Übertragungsprotokoll statt. Hierbei dienen die festgelegten Umschaltadressen der derzeit nichtverwendeten Übertragungsprotokolle dann ausschließlich dem Umschalten zwischen einzelnen Übertragungsprotokollen und können nicht zur Speicherung weiterer Daten verwendet werden. So sind beispielsweise bei der Verwendung von zwei verschiedenen Übertragungsprotokollen und sechzehn verschiedenen Speicheradressen zwei Speicheradressen für die Umschaltung der Übertragungsprotokolle reserviert, so daß bei jedem Übertragungsprotokoll vierzehn verschiedene Speicheradressen plus die zur Umschaltung des gerade verwendeten Übertragungsprotokolls benutzte Speicheradresse zur Speicherung der Daten verwendet werden können.

Eine bevorzugte Anwendung findet diese Erfindung im Bereich der elektronischen Auslöseinheiten von Motorschutzeinrichtungen. Insbesondere hier kann durch frühzeitiges Erkennen von Stromänderungen oder anderen nichtgewollten Zuständen, diesen im Vorfeld entgegengewirkt werden. So ist es denkbar, aus dem Inputspeicherbereich des Slavebausteins 6 für einen Motorschutzschalter Daten wie Unterstrom, Überstrom, Auslösestrom, Auslösephase und dergleichen zu jeder Zeit von einer Leitwarte aus abzurufen und gege-

benenfalls entsprechende Gegenmaßnahmen einzuleiten. In den Outputbereich des Motorschutzschalters können Daten wie Auslösezeiten, Auslöseströme, bestimmte Phasenverschiebungen bei denen ausgelöst werden soll und dergleichen eingestellt werden. So können zum Beispiel bei einem Leistungsschalter die Daten EIN/AUS, AUSGELÖST-ÜBERLAST, AUSGELÖST-ÜBERSTROM und LASTABWURF EIN/AUS mit jeweils einem Bit erfaßt werden. Mit Hilfe der Erfindung ist es nunmehr möglich, zu diesen Daten weitere wichtige Informationen, wie Stromhöhe bei Auslösung, oder die derzeitige Last abgerufen werden. An Hand solcher Daten ist eine spätere Fehleranalyse nach Auslösung des Leistungsschalters wesentlich gezielter und somit schneller und preiswerter durchführbar.

Die Erfindung ist nicht auf die beschriebene Ausführungsform beschränkt, sondern umfaßt auch alle im Sinne der Erfindung gleichwirkenden Ausführungsformen. So sind mit Hilfe des erfindungsgemäßen Verfahrens zur Übertragung binärer Daten und der erfindungsgemäßen Schaltungsanordnung unterschiedliche Übertragungsprotokolle verwendbar und unterschiedliche Datenmengen übertragbar.

Patentansprüche

1. Verfahren zur Übertragung binärer Daten in einem Schnittstellensystem wie AS-i oder dergleichen, das wenigstens aus einem Übertragungssystem (2), einem Slavebaustein (6) und einem Masterbaustein (4) besteht, wobei das Übertragungssystem (2) seinerseits aus einer Zweidrahtleitung (8) besteht, die dem Datenaustausch zwischen dem Masterbaustein (4) und den einzelnen Slavebausteinen (6) und gegebenenfalls der Energieversorgung der Slavebausteine (6) dient, jeder Slavebaustein (6) die hardwaremäßige Ankopplung von Aktuatoren/Sensoren (16) gewährleistet, und der Masterbaustein (4) die Verbindung zu einer übergeordneten Steuerung (14) wie PC oder SPS oder dergleichen darstellt und über das Übertragungssystem (2) mit Hilfe von verschiedenen Aufrufen des Masterbausteins (4) in einzelnen Kommunikationszyklen der gesamte Datenaustausch zwischen dem Masterbaustein (4) und den einzelnen Slavebausteinen (6) stattfindet, wobei ein Aufruf des Masterbausteins (4) die Übergabe eines vierstelligen Bitmusters von dem Masterbaustein (4) an einen der Slavebausteine (6) veranlaßt, **gekennzeichnet durch folgende Verfahrensschritte:**

a) durch das vierstellige Bitmuster wird eine Adresse eines zugeordneten Speicherbereichs einer zusätzlichen Speichereinheit (28) angesprochen,

b) mit dem Speicherinhalt des Speicherbereichs der angesprochenen Speicheradresse findet ein Datenaustausch zwischen Master- und Slavebaustein (4, 6) statt.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Verfahrensschritte a) und b) pro Slavebaustein (6) bis zu fünfzehnmal wiederholbar sind derart, daß der gesamte mit dem vierstelligen Bitmuster adressierbare Speicherbereich ansprechend und austauschbar ist.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der Datenaustausch der Daten des Speicherbereichs der zusätzlichen Speichereinheit (28) wahlweise nach verschiedenen Übertra-

gungsprotokollen stattfinden kann.

4. Verfahren nach einem der Ansprüche 1—3, dadurch gekennzeichnet, daß in Abhängigkeit von der Anzahl der zu verwendenden Übertragungsprotokolle eine entsprechende Anzahl der Speicheradressen der Speichereinheit (28) für das Umschalten zwischen den verschiedenen Übertragungsprotokollen dient derart, das durch das Ansprechen einer bestimmten Speicheradresse der Datenaustausch nach einem bestimmten Übertragungsprotokoll stattfindet.

5. Schaltungsanordnung für einen Slavebaustein (6) eines Schnittstellensystems wie AS-i oder dergleichen zur Durchführung des Verfahrens nach einem der Ansprüche 1—4 mit Busanschluß und Geräteschnittstelle, wobei die Geräteschnittstelle mindestens vier konfigurierbare Daten-Ein/Ausgänge, vier Parameterausgänge sowie zwei Steuerausgänge aufweist, dadurch gekennzeichnet, daß die Schaltungsanordnung mindestens eine zusätzliche logische Recheneinheit (26) und mindestens eine zusätzliche Speichereinheit (28) aufweist.

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Speichereinheit (28) bis zu sechzehn verschiedene Speicheradressen mit beliebiger Bitlänge aufweist.

7. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Speichereinheit (28) sechzehn Speicheradressen mit einer Bitlänge von 8 Bit aufweist.

8. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Speichereinheit (28) sechzehn Speicheradressen mit einer Bitlänge von 16 Bit aufweist.

9. Schaltungsanordnung nach einem der Ansprüche 5—8, dadurch gekennzeichnet, daß der Speicherbereich der Speichereinheit (28) in einen Input-Bereich für die vom Slavebaustein (6) an den Masterbaustein (4) zu übertragenden Daten und einen Output-Bereich für die vom Masterbaustein (4) an den Slavebaustein (6) zu übertragenden Daten aufgeteilt ist, wobei der Speicherplatz einer jeden Speicheradresse in zwei gleichgroße Speicherbereiche aufgeteilt ist und der eine Speicherbereich dem Input-Bereich zugeordnet ist und der andere Speicherbereich dem Output-Bereich zugeordnet ist.

10. Verwendung des Verfahrens nach einem der Ansprüche 1—4, sowie einer Schaltungsanordnung nach einem der Ansprüche 5—9 in einem Schutzgerät mit elektronischer Auslösevorrichtung.

Hierzu 3 Seite(n) Zeichnungen

55

60

65

Fig.1

(Stand der Technik)

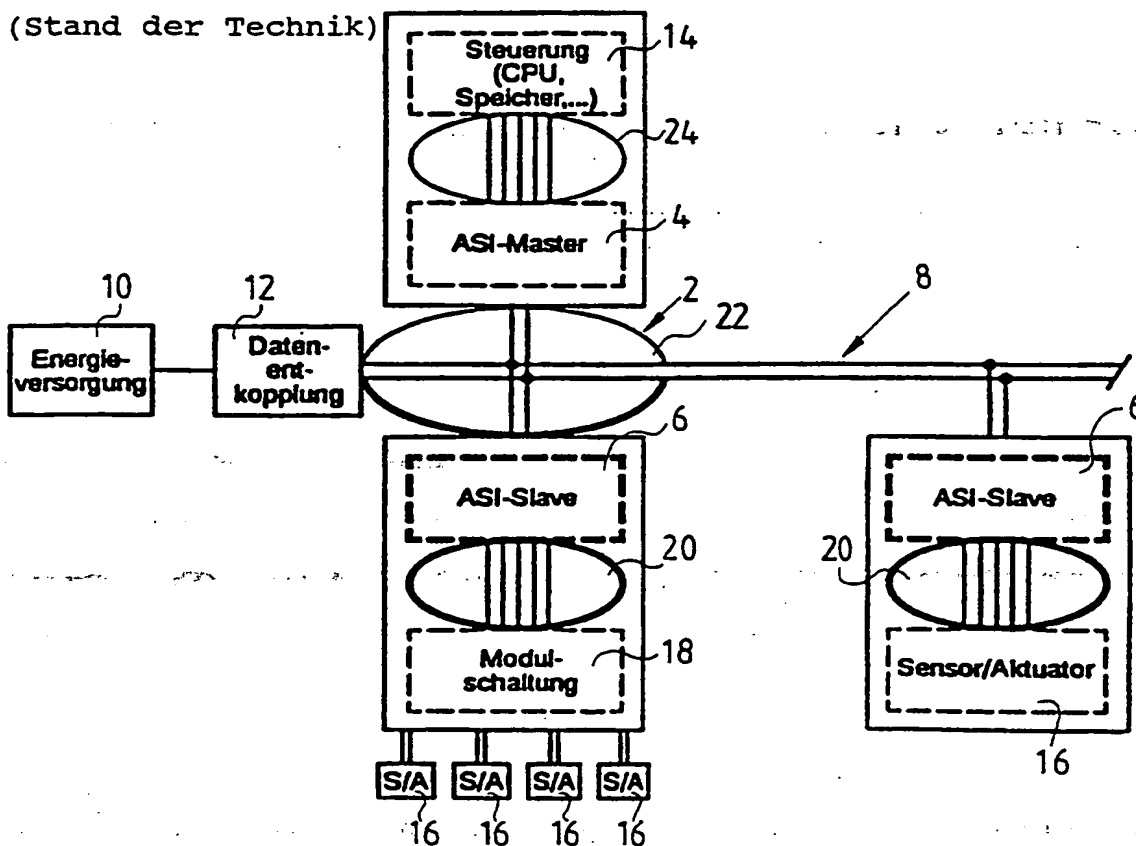


Fig.2

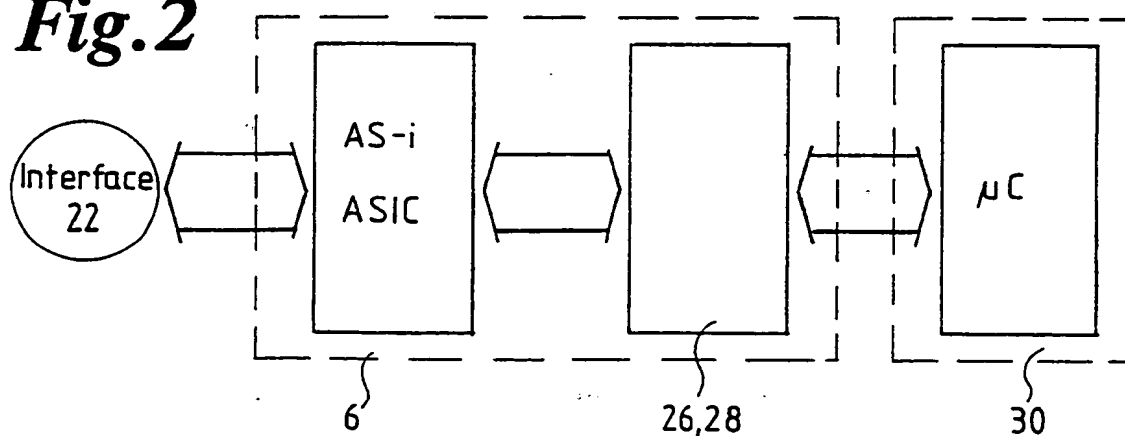
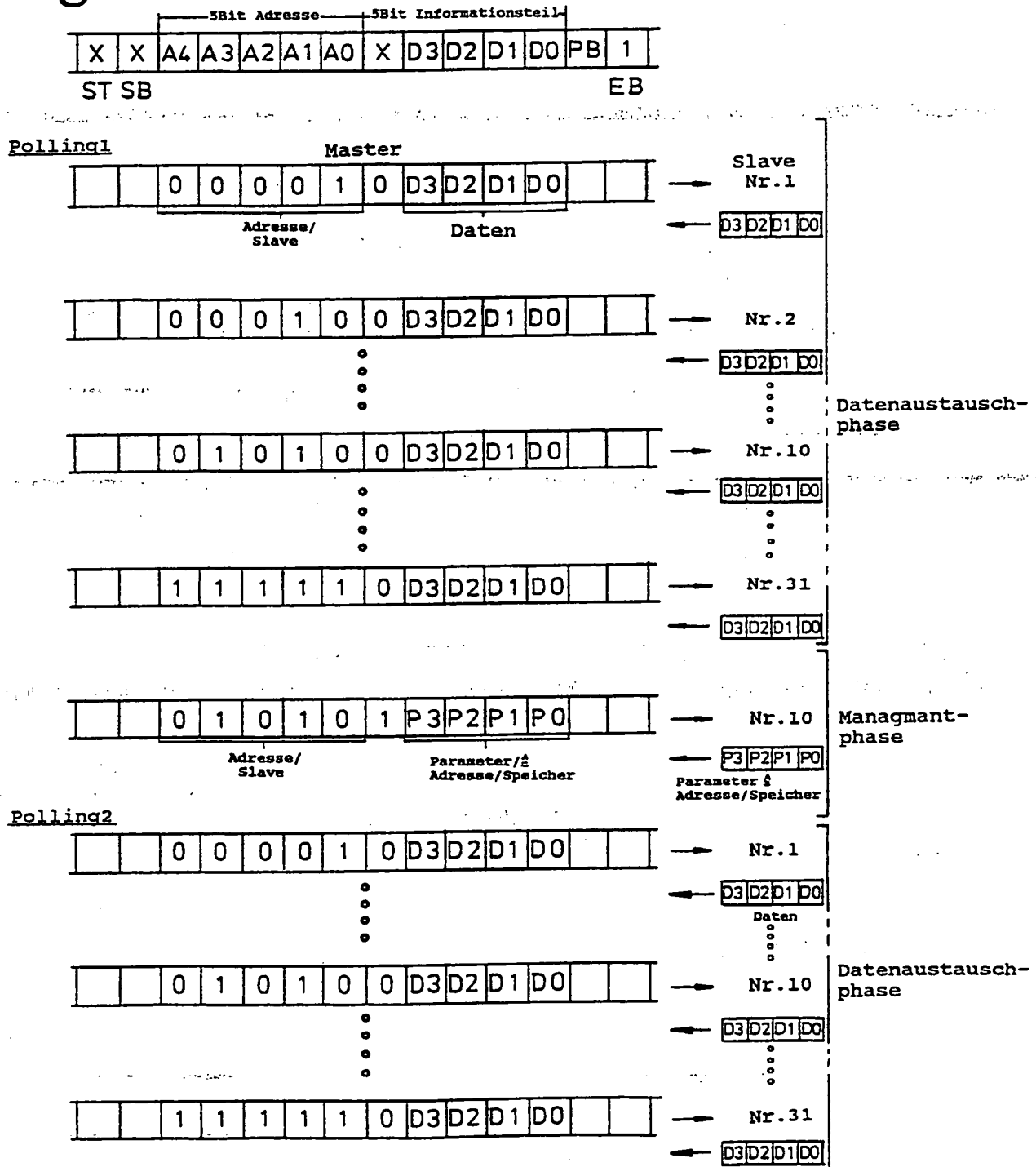


Fig.3



Speicheradresse Outputdaten

Speicheradresse Inputdaten

(0000)
(0001)

-
-
-
-
-
-
-
-
-
-
-
-
-
-
-

(1111)

0				
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

max.
Phasenstrom

Kurzschlußstrom I_r

verzögerter Kurzschluß-
strom I_{rv}

Trägheitsgrad τ_r

Verzugszeit τ_v

2^7 2^6 2^5 2^4

0				
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

Auslöse Strom

Auslöse Phase

2^3 2^2 2^1 2^0

Fig.4

28